

Neue Burst-Generatoren zur Prüfung der Störfestigkeit von integrierten Schaltkreisen

Bernd Deutschmann
austriamicrosystems AG
Schloß Premstätten
A-8141 Unterpremstätten
bernd.deutschmann@
austriamicrosystems.com

Gunter Langer
Langer EMV-Technik
GmbH
Nöthnitzer Hang 31
D-01728 Bannewitz
mail@langer-emv.de

Günther Auderer
Motorola GmbH
Geschäftsbereich Halbleiter
Schatzbogen 7
D-81829 München
g.auderer@motorola.com

Kurzfassung

Die ständige Zunahme an Mikroelektronikkomponenten in unseren modernen elektrischen und elektronischen Geräten stellt eine immer größere Anforderung an die Elektromagnetische Verträglichkeit (EMV) der verwendeten integrierten Schaltkreise (ICs) dar. Um dem wachsenden Bedarf an EMV-Charakterisierung auf IC-Ebene Rechnung zu tragen, arbeitet die IEC (International Electrotechnical Commission) gerade an der Ausarbeitung von zwei Normen zur Beurteilung der Störemission und der Störfestigkeit von ICs. Leider findet sich in der Störfestigkeitsnorm noch kein Messverfahren zur Beurteilung der Störfestigkeit gegen schnelle transiente Störgrößen (Bursts). In diesem Paper wird ein neues Messverfahren, das speziell für diese Art der Störfestigkeitsprüfung von ICs entwickelt wurde, vorgestellt.

1 Einleitung

Durch die steigenden Integrationsdichten und Betriebsfrequenzen von ICs, sowie durch die gleichzeitig immer geringer werdenden Versorgungsspannungsniveaus kam es in den letzten Jahren zu einem Anstieg an Störemissionen bei einer gleichzeitigen Verringerung der Störfestigkeit. Da vor allem die Störfestigkeit eines Gerätes unter anderem nur von einem einzelnen IC bestimmt werden kann, wird dies immer häufiger als Hauptproblem beim Einsatz von ICs in komplexen Systemen (wie z.B. Mikrocontrollersystemen) gesehen. Viele Gerätehersteller verlangen daher nach einer EMV-Charakterisierung auf IC-Ebene. Mit Hilfe der Ergebnisse von normierten Messverfahren lassen sich bereits im Vorfeld einer Geräteentwicklung Abschätzungen anstellen, in wie weit das spätere Produkt in der Lage sein wird die gesetzlichen EMV-Anforderungen zu erfüllen¹. Aus diesem Grund wurde bereits vor einigen Jahren mit den Vorbereitungen einer normativen Regelung zur EMV-Charakterisierung von ICs begonnen. Das IEC-Gremium SC47A WG9 arbeitet dazu gerade an zwei Normen (IEC 61967 und IEC 62132)

¹ Eine CE-Kennzeichnung ist wahrscheinlich nach wie vor den in Verkehr gebrachten Geräten vorbehalten. Spezielle EMV-Parameter für ICs (zusätzlich zu Datenblattinformationen) sind sicherlich von Vorteil.

zur Beurteilung der Störemission und der Störfestigkeit von ICs. Ziel dieser Normen ist eine Vereinheitlichung der Messmethoden aller Halbleiterhersteller, sodass in Zukunft die Charakterisierung von ICs nur mehr mit diesen Normen als gemeinsame Basis durchgeführt wird.

Zur Beurteilung der Störfestigkeit schreibt die IEC 62132 – „Measurement of electromagnetic immunity“, neben einem allgemeinen ersten Teil [1], in 4 weiteren Teilen verschiedene Messmethoden vor. Zur Zeit wird lediglich die Prüfung der Störfestigkeit gegen amplitudenmodulierte- und nichtmodulierte RF-Signale verwendet. Transiente Störsignale, wie die im Anschluß beschriebenen Burstsstörungen, sind zur Zeit noch nicht für die Störfestigkeitsprüfungen von ICs in dieser Norm aufgenommen. Sie stellen aber einen wesentlichen Teil der Störfestigkeitscharakterisierung dar und sollten unbedingt auch auf IC-Ebene normativ geregelt werden.

Für elektrische und elektronische Geräte existieren schon seit langer Zeit entsprechende Normen, die auch die Störfestigkeitsprüfung auf schnelle transienten Störsignalen berücksichtigen. Eine dieser Normen (die IEC 61000-4-4) soll an dieser Stelle kurz vorgestellt werden. Für die IC-Ebene fehlte es bis jetzt noch an entsprechend definierten und rückwirkungsfreien Meßsystemen. Ein Meßverfahren, das diese Anforderungen erfüllt und speziell für die Prüfung von ICs entwickelt wurde, stellt das Bursttestsystem der Firma Langer EMV-Technik GmbH dar. Dieses Testsystem wird im Anschluß an die Beschreibung der Burstprüfungen für elektrische und elektronische Geräte vorgestellt.

2 Prüfung der Störfestigkeit gegen schnelle transiente elektrische Störgrößen (IEC 61000-4-4):

Seit über 20 Jahren ist die Prüfung der Störfestigkeit gegen schnelle transiente elektrische Störgrößen/Burst schon fester Bestandteil der EMV Prüfungen von elektrischen und elektronischen Geräten. Die erste Norm (die IEC 801-4) zu diesem Thema wurde 1984 veröffentlicht. Ohne technische Änderungen wurde sie später in die IEC 1000-4-4 übergeführt. Seit 1995 ist sie unter der Bezeichnung IEC 61000-4-4 im Umlauf [2].

Die IEC 61000-4-4 legt Anforderungen und Prüfverfahren für die Störfestigkeit von elektrischen und elektronischen Geräten gegen wiederkehrende schnelle transiente elektrische Störgrößen fest. Sie definiert die Impulsform deren Erzeugung, Prüfanordnungen und Prüfverfahren sowie die Störfestigkeitsgrade. Das Ziel dieser Norm ist die Festlegung einer allgemeinen und reproduzierbaren Grundlage für die Ermittlung des Betriebsverhaltens von elektrischen und elektronischen Geräten, wenn an deren Stromversorgungs-, Signal- und Steueranschlüssen wiederkehrende schnelle transiente elektrische Störgrößen wirksam werden. Solche schnellen transienten Schaltvorgänge treten vor allem beim Unterbrechen von induktiven Lasten sowie beim Prellen von Schaltkontakten z.B. bei Relais auf.

Abb. 1 zeigt den definierten einzelnen Prüfpuls. Er besitzt eine Anstiegszeit von 5ns und eine Impulsbreite von 50ns (gemessen bei 50% der Amplitude). Für die Störfestigkeitsprüfung wird eine Pulsgruppe (Burst) mit der Dauer von 15ms verwendet. Die gesamte Burstperiode beträgt 300ms. Die Dauer einer Prüfung sollte mindestens eine Minute betragen, wobei der Prüfling mit beiden Polaritäten der Prüfspannung geprüft werden muß.

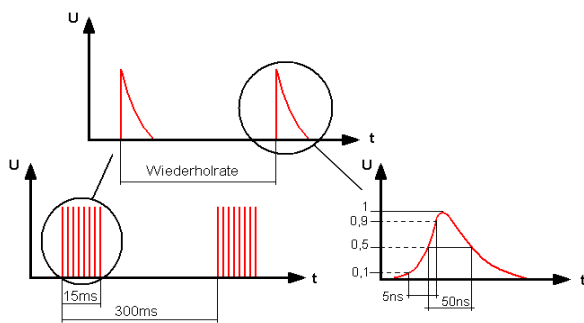


Abbildung 1: Allgemeine Darstellung einer schnellen transienten elektrischen Störgröße (Pulsgruppe)

Die Auswahl der verschiedenen Prüfschärfegrade sollte in Übereinstimmung mit den Umgebungs- und Installationsbedingungen bei denen das Gerät betrieben werden soll erfolgen. Tabelle 1 gibt die jeweiligen Prüfschärfegrade mit ihren dazugehörigen Prüfspannungen und Wiederholraten, die auf die Stromversorgungs- und Signalleitungen eingekoppelt werden wieder.

Leerlauf-Ausgangs-Prüfspannung und Wiederholrate				
Schärfe-grad	Stromversorgung		I/O Schnittstellen	
	kV	kHz	kV	kHz
1	0,5	5	0,25	5
2	1	5	0,5	5
3	2	5	1	5
4	4	2,5	2	5
X	spezial	spezial	spezial	spezial

Tabelle 1: Prüfschärfegrade mit zugehörigen Leerlaufausgangsspannungen und Wiederholraten

Zur Einkopplung der Pulse in die Stromversorgungsleitung werden Koppel-/Entkoppelnetzwerke verwendet. Die Entkoppelnetzwerke dienen dabei der Entkopplung der Stromversorgung des Prüflings. Zur Einkopplung in

I/O Schnittstellen von Kommunikations-, Daten- und Steuerleitungen werden kapazitive Koppelzangen verwendet, in die der Pulsgenerator die Störpulse einspeist. Die typische Koppelkapazität zwischen Kabel und Zange liegt bei 50-200pF. Die Zuleitung vom Pulsgenerator zur Koppereinrichtung sollte nicht größer als 1m sein. Bei der Prüfung ist das zu prüfende Gerät in 0,1m Abstand isoliert über einer Metallmasseplatte (Bezugsfläche), die den Prüfling um mindestens 0,1m überragt, zu plazieren. Es werden nacheinander oder gleichzeitig in jede Leitung Störpulse eingekoppelt, während das zu prüfende Gerät repräsentative Betriebsbedingungen ausführt.

3 Neues Burstmessverfahren für die IC-Ebene

Für den Entwurf eines derartigen Burstgenerators sind die entsprechenden Besonderheiten von ICs und die an der Schnittstelle zum IC vorkommenden tatsächlichen Störpulse zu berücksichtigen. Entscheidende Voraussetzung für korrekte Messungen ist ein HF-gerechter Anschluß des Prüflings (Chip). Als Bezugsfläche ist deshalb eine massive GND-Plane vorhanden, in die der Prüfling mit Hilfe einer Adapter-Leiterkarte (Chip-Adapter) eingesetzt wird (Abb. 2). Die Adapter-Leiterkarte besitzt ebenfalls eine durchgehende GND-Plane.

Zur eigentlichen Messung sind je nach Messaufgabe unterschiedliche Probes vorgesehen. Diese Probes liegen großflächig auf der GND-Plane auf und sind mit ihr elektrisch verbunden. Über den Pin-Kontakt der Probe wird die Meßverbindung zum Pin des Prüflings hergestellt.

Durch diesen kleinräumigen Aufbau und durch die durchgehende GND-Plane wird sichergestellt, das bis in den GHz-Bereich hinein korrekt gemessen werden kann. In den Probes können die verschiedenen EMV-Messsysteme enthalten sein. Es stehen derzeit Probes zur HF-Messung (Strom und Spannung) und zur Bursteinkopplung (hoch- und niederohmig) zur Verfügung.

Um Messungen an einem Chip durchzuführen, muß zunächst der Chip-Adapter gefertigt werden. Dieser wird auf das Connection board aufgesteckt. Über dieses Board und angeschlossene Kabel erfolgt die Stromversorgung und z.B. der Anschluß eines übergeordneten Rechners.

Während der Messung steht die benötigte Probe direkt auf der GND-Plane. Der leitfähige Boden der Probe garantiert eine ausgezeichnete GND-Verbindung. Das jeweilige Pin des Prüflings wird über einen Pinkontakt mit der Probe kontaktiert. Die Probe wird durch magnetische Haftung vor Verrutschen gesichert.

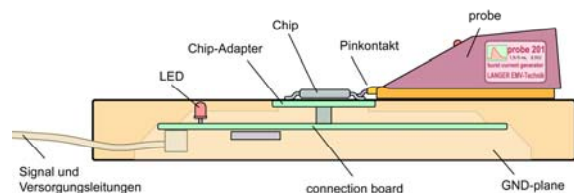


Abbildung 2: Schematischer Messaufbau

3.1 Aufbau des Burstmessplatzes

Zur Einkopplung von Burstimpulsen stehen die Probes der Reihe 200 (Strom) und 300 (Spannung) zur Verfügung. Versorgt und gesteuert werden die Probes von der Burst Power Station PBS 201 (Abb. 3). Die Einstellung der Burstparameter erfolgt dabei über eine serielle Schnittstelle von einem PC aus, die Burst Power Station wird über ein Steckernetzteil versorgt.



Abbildung 3: Burstmessplatz mit Testbord, Testchip Probe 201 und Spannungsversorgung BPS

4 Wie koppeln Burststörungen aus dem Bord in den IC ein

4.1 Magnetische Einkopplung

Der durch das Bord fließende Burst-Störstrom erzeugt Burstmagnetfelder. Diese Magnetfelder B_{St} können in Leiterschleifen einkoppeln und Störspannungen u_{St} induzieren. Das Burstmagnetfeld kann auf zwei Wege störend in die Funktion des IC eingreifen (Abb.4):

a) Die induzierte Spannung beeinflusst den als Eingang geschalteten Pin des ICs. Die Störspannung wird im IC von der Eingangsschaltung in ein Störsignal gewandelt und wie ein logisches Signal weiterverarbeitet.

b) Die induzierte Spannung treibt in die Pins des IC einen Störstrom i_{St} . Dieser Störstrom gelangt, wenn es sich um Vdd/Vss Pins handelt direkt auf das IC-interne Vdd/Vss-System. Er kann jedoch auch über Signalpins eindringen und über interne Treiber oder Schutzdioden oder Kapazitäten auf das IC-interne Vdd/Vss-System geführt werden. Das Vdd/Vss-System führt den Störstrom an weitere Funktionskomponenten des IC, so dass Störungen in Bereichen entstehen können, die nicht funktionell mit den betroffenen Pins in Verbindung stehen.

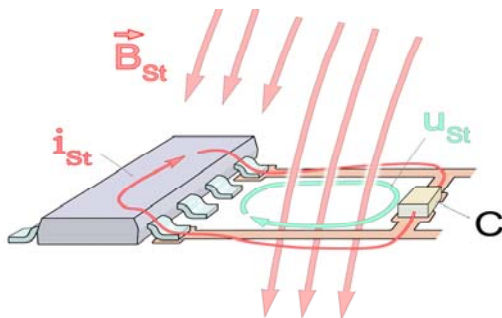


Abbildung 4: IC-Beeinflussung durch Magnetfeld-Einkopplung

4.2 Elektrische Einkopplung

Baugruppen können elektrischen Burstfeldern von einigen 10.000V/m ausgesetzt sein (Meßaufbau nach IEC 61000-4-4). Leitungsnetze des Bords werden von diesem Feld beaufschlagt (Abb. 5). Über die parasitäre Kapazität der Leitung zur Umgebung wird ein Verschiebestrom D in das Bord fließen. Die an die Leitungen angeschlossenen ICs können über zwei Wege beeinflusst werden:

a) Die Leitung besitzt auf den Bord und im IC Widerstände gegen Vdd und Vss, die zu einem Ersatzwiderstand R zusammengefasst werden können. Der Verschiebestrom erzeugt an diesem Widerstand einen Störimpuls u_{St} . Dieser Störimpuls wird im IC von der Eingangsschaltung in ein Störsignal gewandelt und wie ein logisches Signal weiterverarbeitet.

b) Der Verschiebestrom teilt sich in zwei Anteile. Ein erster Anteil fließt über den Ersatzwiderstand R und über eventuell vorhandene Entstörkondensatoren ab. Der restliche Teilstrom i_{St} fließt im inneren des IC über Treiber oder Schutzdioden auf das Vdd/Vss-System und erzeugt ähnliche Wirkungen wie bei der Magnetfeldeinkopplung.

Eine direkte E-Feld Einkopplung in das Versorgungssystem ist nur bei hochohmiger Bordversorgung möglich.

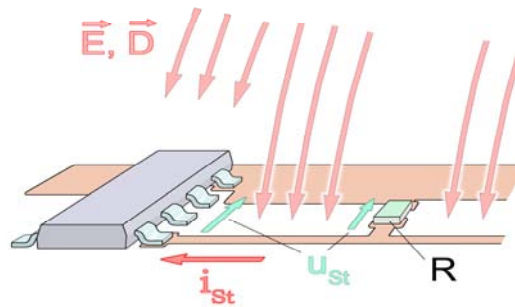


Abbildung 5: IC-Beeinflussung durch E-Feld-Einkopplung

5 Burstgeneratoren für die IC-Ebene

Die Dimensionierung der Probes (Burstgeneratoren) orientiert sich an den Mechanismen der Bursteinkopplung in elektronische Baugruppen. In Anlehnung an „4. Wie koppeln Burststörungen aus dem Bord in den IC ein, werden zwei unterschiedliche Phänomene nachgebildet:

5.1 Burstquellen zur magnetischen Einkopplung

Diese Probes müssen die Burst-Induktionsschleife des Bords nachbilden. Diese Induktionsschleife kann im Extremfall aus dem IC internen Stromweg und einen an die Pins angeschlossenen Abblockkondensator bestehen. Für die Parameter R und L der Stromschleife sind dann im Wesentlichen die Parameter des IC wirksam. Diese liegen für den Vdd/Vss Weg etwa bei 10-100 Ohm und 10nH. Um die Probes rückwirkungsfrei zu halten muß ihr R und L etwa 10x kleiner realisiert werden.

Für diese Messungen sind Probes der Reihe 200 vorgesehen (Abb. 6). Die Probes besitzen eine hohe Koppelkapazität (800nF) und sind extrem niederohmig (ca. 10 Ω Innenwiderstand und 2nH innere Induktivität). Der Verstellbereich der Spannung liegt zwischen 3 und 37Volt. Einen mit der Probe 201 in die Versorgung eingekoppelten Spannungsimpuls zeigt Abb. 7.



Abbildung 6: Probe 201 zur Burst-Einkopplung

5.2 Burstquellen zur elektrischen Einkopplung

Diese Probe muß die Verschiebestromeinkopplung des elektrischen Feldes nachbilden. Mit den Probes der Reihe 300 wird dieser Mechanismus nachgebildet. Die Probes koppeln Spannungsimpulse mit einer Anstiegszeit von 1ns über eine kleine Koppelkapazität (<30pF) ein.

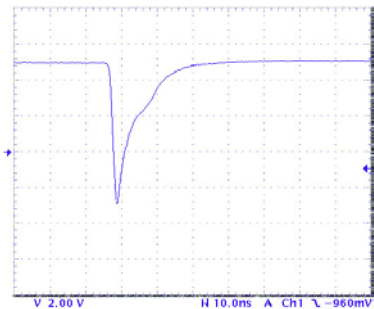


Abbildung 7: Burst-Impuls auf der Versorgung

Die durchgehende massive GND-Plane und der kleinräumige Aufbau gestatten es, während der Burst-Einkopplung Messungen mittels Oszilloskop und Tastkopf durchzuführen, ohne die Messergebnisse zu beeinflussen. So können Funktionsfehler leicht analysiert werden.

6 Messergebnisse

Zur Bewertung der Störfestigkeit von ICs (z.B. eines Microcontrollers) muss zunächst ein Testprogramm entwickelt werden, das eine Beeinflussung nach außen sichtbar macht. Viele Beeinflussungsphänomene können nur mit Hilfe einer geeigneten Software erkannt werden, wie z.B. das Kippen bestimmter Register oder Speicherzustände oder auch das Auslösen eines internen RESET.

In unserem Beispiel wurde ein Port als Ausgang programmiert, der nach Ablauf einer Programmschleife in seinem Pegel invertiert wird. Diese Impulsfolge wird während der Messungen mit einem Oszilloskop überwacht. Die Empfindlichkeit der Versorgung des Control-

lers wurde mit der Probe 201 bewertet. Bei Einkopplung in die Vdd/Vss-Pin traten folgende Fehlerbilder auf:

PIN	Stör-schwelle	Fehlerbild
Vdda	10,4 Volt pos.	Latch up - der Controller steht, die Stromaufnahme ist deutlich gestiegen - es besteht Zerstörungsgefahr
	2,7 Volt neg.	Controller stürzt ab - läuft selbständig wieder an. Das auf dem Port ausgegebene Taktraster wird in seinem Tastverhältnis gestört (Abb. 8).
Vssa	4,0 Volt pos.	RESET Auslösung. Tastverhältnis nicht gestört
	10,5 Volt neg.	Controller stürzt ab - und läuft selbständig wieder an. Tastverhältnis gestört.
Vdd	9,6 Volt pos.	Controller stürzt ab - und läuft nicht selbständig wieder an. Tastverhältnis gestört.
	8,0 Volt neg.	Controller stürzt ab - und läuft nicht selbständig wieder an. Tastverhältnis gestört
Vss	9,8 Volt pos.	RESET Auslösung. Tastverhältnis nicht gestört.
	3,6 Volt neg.	RESET Auslösung. Tastverhältnis nicht gestört.

Tabelle 2: Fehlerbilder eines Controllers

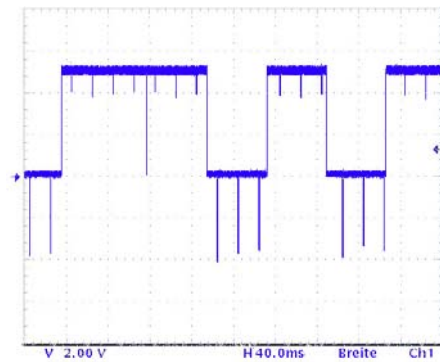


Abbildung 8: Fehler im Taktraster

Aus dem Zusammenhang zwischen Einkoppelart (Polarität der Burstspannung, Funktion und Lage des empfindlichen Pins) und Fehlerbild kann der Chipdesigner die Beeinflussungsmechanismen erkennen und Rückschlüsse für die Gestaltung kritische Strukturen im Chip ziehen.

7 Zusammenfassung:

Die Störfestigkeitsprüfung von ICs sieht zur Zeit lediglich eine Prüfung gegen RF-Signale vor. Eine Prüfung gegen schnelle transiente Störgrößen (Bursts) ist derzeit noch nicht für die IC-Ebene normativ geregelt. Die Prüfung von elektrischen und elektronischen Geräten erfolgt schon seit langer Zeit nach der Norm IEC 61000-4-4, die kurz beschrieben wird. Für die Bewertung der Burstfestigkeit von ICs wird ein neues Prüfverfahren, zusammen mit einigen Messergebnissen vorgestellt.

Literatur

[1] IEC 62132-1, "Integrated circuits - Measurement of electromagnetic immunity, 150kHz to 1GHz - Part 1: General and definitions", 47A/618/CD,
 [2] IEC 61000-4-4 "Electromagnetic compatibility (EMC) - Part 4: Electrical fast transient/burst immunity test", 1995-01